

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-073634

(43)Date of publication of application : 26.03.1993

(51)Int.Cl.

G06F 15/60

G01R 31/28

G06F 11/26

(21)Application number : 02-268932

(71)Applicant : NEC CORP

(22)Date of filing : 05.10.1990

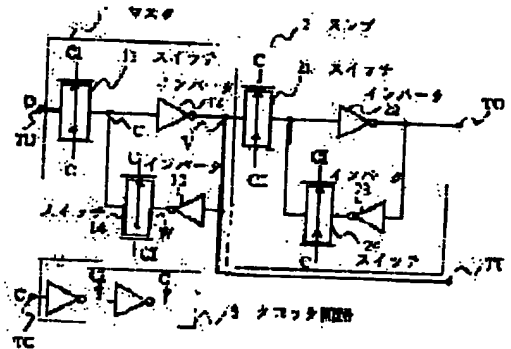
(72)Inventor : MINOWA MASAYUKI

(54) POWER CONSUMPTION CALCULATION METHOD

(57)Abstract:

PURPOSE: To highly precisely calculate power consumption by setting a virtual terminal for power consumption calculation in the model of a function block.

CONSTITUTION: The number of the inversion times of potential in the input terminal and the output terminal of the function block having all logical elements included in a logical circuit is calculated so as to calculate the power consumption of the logical circuit by logical simulation obtaining an output logical pattern corresponding to the input logical pattern of the logical circuit. Here, a logical terminal which is not connected to the output terminal constituting the function block is set as a virtual output terminal TI. Thus, the number of the inversion times of the output potential of the virtual output terminal TI is calculated and calculated power consumption is added. Thus, the virtual terminal TI is extracted as the output terminal from the arbitrary point of U, V and W in a master 1. Thus, power consumption can accurately be calculated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-73634

(43)公開日 平成5年(1993)3月26日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	FI	技術表示箇所
G 0 6 F 15/60	3 6 0 D	7922-5L		
G 0 1 R 31/28				
G 0 6 F 11/26	3 1 0	8072-5B	G 0 1 R 31/ 28	F
		8812-2C		

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平2-268932

(22)出願日 平成2年(1990)10月5日

(71)出願人 999999999

日本電気株式会社

東京都港区芝5丁目7番1号

(72)発明者 箕輪 政幸

東京都港区芝5丁目7番1号 日本電気株
式会社内

(74)代理人 弁理士 内原 晋

(54)【発明の名称】 消費電力計算手法

(57)【要約】

電子出願以前の出願であるので
要約・選択図及び出願人の識別番号は存在しない。

【特許請求の範囲】

【請求項1】 論理回路の入力論理パターンに対応する出力

力論理パターンを求める論理シミュレーションにより、前記論理回路に含まれる全ての論理素子を有する機能ブロックの入力端子および出力端子のそれぞれの電位の反転回数を計数して前記論理回路の消費電力を算出する消費電力計算手法において、

前記機能ブロックを構成する前記出力端子に接続されない前記論理素子を仮想出力端子として設定し、

前記仮想出力端子の出力電位の反転回数を計数して算出した消費電力を付加することを特徴とする消費電力計算手法。

【請求項2】 前記機能ブロックは一つの前記論理素子が

前記出力端子に接続され他の一つの前記論理素子が前記仮想出力端子として設定される複数の論理素子を有するDフリップフロップであることを特徴とする請求項1記載の消費電力計算手法。

【発明の詳細な説明】

【産業上の利用分野】

本発明は消費電力計算手法に関し、特に半導体集積回路の論理シミュレーションにおける消費電力計算手法に関する。

【従来の技術】

従来の論理回路の消費電力の自動計算手法は、論理回路の入力として論理パターンを与え、その論理回路の出力パターンを求める論理シミュレーションを実施し、その論理回路のすべての機能ブロックの入出力端子の電位の反転回数を計算するという手法を用いていた。

従来の消費電力計算手法に用いる論理回路の機能モデルの一例を、Dフリップフロップを例として第3図に示す。

第3図において、従来の消費電力計算手法に用いるDフリップフロップの機能モデルは、マスタ1と、スレーブ2と、クロック回路3とから構成されている。

マスタ1は、スイッチ11、14と、インバータ12、13とから構成される。

スレーブ2は、スイッチ21、24と、インバータ22、23とから構成される。

次に、従来の消費電力計算手法を説明する。

Dフリップフロップの場合は、マスタ1と、スレーブ2が分かれているため、入力端子TDおよびTCの電位が反転しても、出力端子TOの電位が

(2)

特開平5-73634

2

反転しない場合がある。

したがって、消費電力の計算では、出力端子の電位の反転回数だけでなく入力端子の電位の反転回数を計算する必要がある。

また、入力端子の電位が反転しても、スイッチ11がオンかオフかによりマスタのインバータ12、13が反転する場合と、しない場合とがあり、両方の入力端子の状態の相互関係により消費

10 電力が異なる。

したがって、入出力端子の反転回数の相互関係について、適当に仮定を行なう。

まず、第3図において、入力端子であるデータ端子TDおよびクロック端子TCの電位の反転回数をそれぞれ計算する。

次に、出力端子TOの電位の反転回数を、前述のように、ある仮定の係数を入力端子の電位の反転回数に乗ずることにより計算する。

20 以上の計算結果に、各端子の一反転当りの消費電力を乗じて機能モデルの消費電力を求めるというものであった。

【発明が解決しようとする課題】

上述した従来の消費電力計算手法は、入出力端子の反転回数の相互関係について、適当に仮定を行なったデータを用いてシミュレーションしていたため、計算結果が実測値と一致しないという欠点があった。

たとえば、従来の例で示した、Dフリップフロップの場合、トランジスタのチャネル長1μ

30

m、チャネル幅10μm、ゲート酸化膜厚100Åし、データ周波数およびクロックの周波数が各々10MHz、電源電圧5Vとすると、スイッチ11のオンかオフかにより、次のような差異を生じる。

すなわち、スイッチ11がオンの場合、インバータ12、13の反転により約35μWの電力を消費するが、スイッチ11がオフの場合、インバータ12、13は反転しないので、電力消費はない。

40

この結果、本例の消費電力計算の場合、スイッチ11のオンまたはオフのいずれかの値をデータとして用いていたために、約35μW程度までの誤差を生じるという欠点があった。

【課題を解決するための手段】

本発明の消費電力計算手法は、論理回路の入力論理パターンに対応する出力論理パターンを求める論理シミュレーションにより、前記論理回路に含まれる全ての論理素子を有する機能ブロックの入力端子および出力端子のそれぞれの電位の反転

50

回数を計算して前記論理回路の消費電力を算出する消費電力計算手法において、

前記機能ブロックを構成する前記出力端子に接続されない前記論理素子を仮想出力端子として設定し、

前記仮想出力端子の出力電位の仮想回数を計算して算出した消費電力を付加するものである。

〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は、本発明の第一の実施例を示す回路図である。

第1図において、本発明の消費電力計算手法を従来の例と同様のDフリップフロップに適用した場合の機能モデルであり、これは、マスタ1と、スレブ2と、クロック回路3とから構成されている。

マスタ1は、スイッチ11、14と、インバータ12、13とから構成される。

スレブ2は、スイッチ21、24と、インバー

タ22、23とから構成される。

従来の例との相違点は、本実施例では、U、V、Wのいずれかのマスタ1の任意の点から仮想端子T1を出力端子として取出していることである。

この新たに設定した仮想端子T1の電位が論理シミュレーションで一回反転することにより、マスタ1のインバータ12と13が反転した場合の消費電力のデータを求めることができる。

また、出力端子TUの電位が一回反転することにより、スレブ2のインバータ22と23が反転した場合の消費電力のデータを求めることができる。

以上により、論理シミュレーション時に各出力端子の電位の反転回数と一回反転当りの消費電力のデータの積により、消費電力を正確に計算することができる。

次に、本発明の第二の実施例について説明する。

第2図は、本発明の第二の実施例を示す回路図

である。

第2図において、本実施例の消費電力計算手法の機能モデルは大規模な半導体集積回路モデル4と、アンド回路5とから構成されている。

半導体集積回路モデル4は、Dフリップフロップを基本セルとして記述したものである。

半導体集積回路が大規模化すると、回路機能のシミュレーション用のモデルがレイアウトデータと異なり、本実施例のように、Dフリップフロップを基本セルとして記述する場合がある。

この場合、第一の実施例のように、Dフリップフロップをマスタとスレブとに分けることができないので、マスタの消費電力計算用の仮想端子も存在しないため、入力端子の論理を組んで等価端子を設定する。

たとえば、本実施例では、クロックCがハイレベルでマスタへのデータ取込み、ローレベルでスレブへの出力と想定する。すると、クロックCとデータDとをアンド回路5でアンドをとり、その出力を消費電力計算用の仮想端子T1として設定

することにより、第一の実施例と等価な消費電力計算ができる。

以上、本発明の実施例を説明したが、本発明は上記実施例に限られることなく種々の変形が可能である。

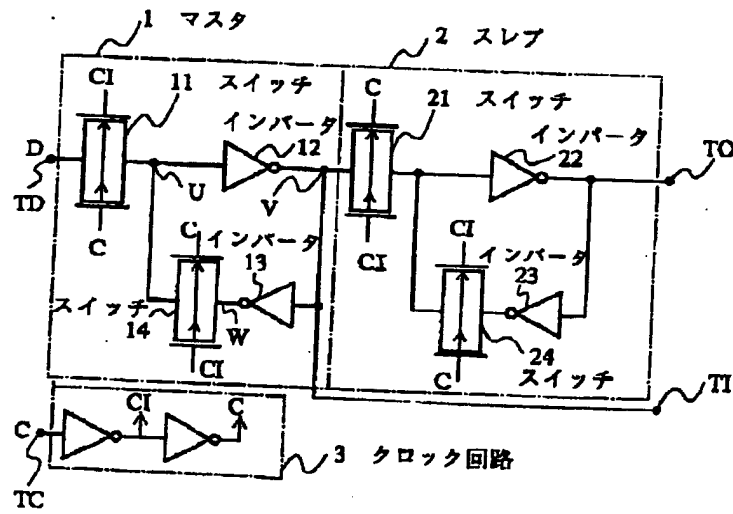
〔発明の効果〕

以上説明したように本発明は、消費電力を求める論理シミュレーションにおいて、機能ブロックのモデルに消費電力計算用の仮想端子を設定することにより、高精度の消費電力計算ができるという効果がある。

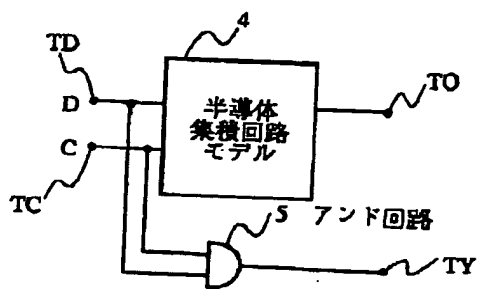
【図面の簡単な説明】

第1図は本発明の一実施例を示す回路図、第2図は本発明の第二の実施例を示す回路図、第3図は従来の消費電力計算手法の機能モデルの一例を示す回路図である。

1…マスタ、2…スレブ、3…クロック回路、4…半導体集積回路モデル、5…アンド回路、11、14、21、24…スイッチ、12、13、22、23…インバータ。



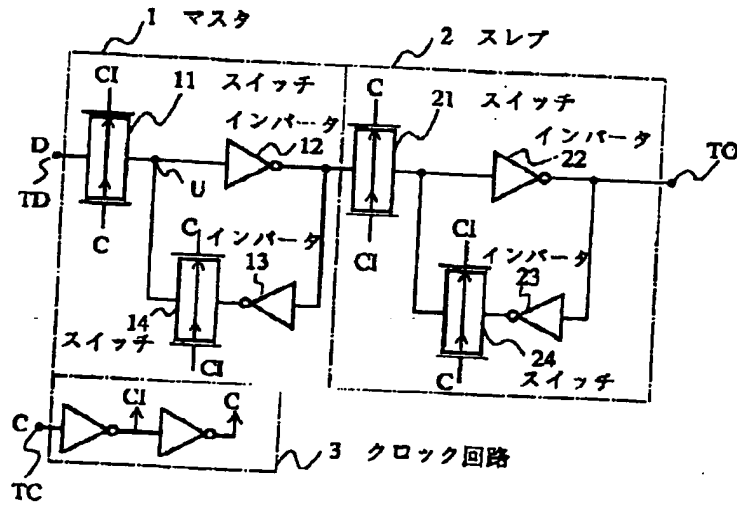
第1図



第2図

(5)

特開平5-73634



第3図

BEST AVAILABLE COPY